



①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

①2 **Offenlegungsschrift**  
①0 **DE 100 05 597 A 1**

⑤1 Int. Cl.<sup>7</sup>:  
**H 03 L 7/06**  
H 03 L 7/10  
H 03 L 7/099  
H 03 K 3/03  
H 04 L 7/04

②1 Aktenzeichen: 100 05 597.4  
②2 Anmeldetag: 9. 2. 2000  
④3 Offenlegungstag: 19. 10. 2000

DE 100 05 597 A 1

③0 Unionspriorität:  
11-030745 09. 02. 1999 JP  
⑦1 Anmelder:  
NEC Corp., Tokio/Tokyo, JP  
⑦4 Vertreter:  
Betten & Resch, 80469 München

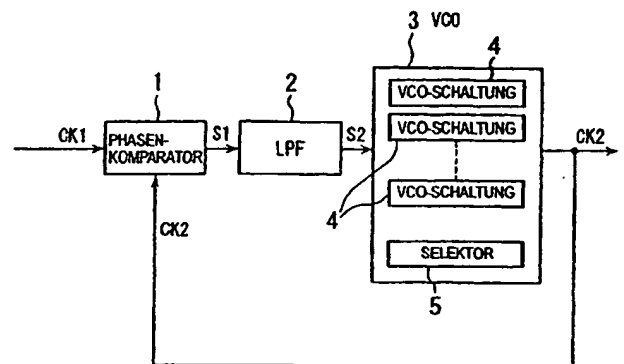
⑦2 Erfinder:  
Takagi, Noriaki, Tokio/Tokyo, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 PLL-Schaltung, die über einen weiten Frequenzbereich kontinuierlich abstimmen kann

⑤7 PLL-Schaltung, die in einer integrierten Halbleiterschaltungsvorrichtung und ähnlichem verwendet wird. Die PLL-Schaltung weist folgendes auf: einen Phasenkomparator zum Vergleichen von Phasen eines ersten Signals und eines zweiten Signals und zum Ausgeben eines Phasendifferenzsignals gemäß einer Differenz von Phasen des ersten Signals und des zweiten Signals; einen Tiefpaßfilter zum Glätten des Phasendifferenzsignals, das vom Komparator ausgegeben wird, um eine Steuerspannung zu erzeugen; einen spannungsgesteuerten Oszillator, der eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten entsprechend jeweils wechselseitig unterschiedlichen Oszillationsfrequenzbändern aufweist und der das zweite Signal mit einer Frequenz ausgibt, die basierend auf der Steuerspannung gesteuert wird; und einen Selektor zum Auswählen einer der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten, basierend auf der Steuerspannung, um das zweite Signal auszugeben. Vorzugsweise können benachbarte Bänder der Oszillatorfrequenzbänder der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten einander teilweise überlagern.



DE 100 05 597 A 1

Die vorliegende Erfindung betrifft allgemein eine PLL- (Phasenregelkreis-)Schaltung und insbesondere eine PLL-Schaltung, die eine Vielzahl von VCO-(spannungsgesteuerten Oszillator-)Schaltungseinheiten hat und die über einen weiten Frequenzbereich kontinuierlich auf ein externes Taktsignal abstimmen kann.

Mit dem größer werdenden Integrationsgrad und der höher werdenden Betriebsgeschwindigkeit von integrierten Halbleiterschaltungsvorrichtungen in letzter Zeit ist ein Verfahren hoher Leistung zum Liefern eines Taktsignals zu jeder der integrierten Halbleiterschaltungsvorrichtungen erforderlich. Als herkömmliches Verfahren zum Liefern eines Taktsignals ist eine Technik bekannt, bei welcher bei jeder der integrierten Halbleiterschaltungsvorrichtungen eine Phasenkorrekturschaltung, die PLL-Schaltung genannt wird, vorgesehen ist, und bei welcher durch Verwenden der PLL-Schaltung eine Phase eines Taktsignals innerhalb der integrierten Halbleiterschaltungsvorrichtung auf eine Phase eines von außerhalb zugeführten Taktsignals eingestellt wird. Innerhalb der integrierten Halbleiterschaltungsvorrichtung sind Verdrahtungen zum Liefern des internen Taktsignals derart entworfen, daß sie dieselbe Länge haben, d. h. daß Verdrahtungen gleicher Länge werden verwendet, so daß das interne Taktsignal zu allen inneren Schaltungen, wie beispielsweise Flip-Flops und ähnlichem, mit derselben Phase geliefert wird.

In bezug auf die oben angegebene gleiche Länge einer Verdrahtung wird eine Grundeigenschaft einer elektromagnetischen Welle, nämlich diejenige, daß "jeder Leiter, der aus demselben Material hergestellt ist und die gleiche Länge hat, eine elektromagnetische Welle in gleicher Zeit ausbreitet", dazu verwendet, die Phase des zu allen Schaltungen innerhalb einer integrierten Halbleiterschaltungsvorrichtung gelieferten Taktsignals auszugleichen.

Es gibt viele Dokumente, die eine PLL-Schaltungstechnologie offenbaren, und ein Beispiel für solche Dokumente ist das Buch "PLL frequency synthesizer, method of designing its circuit", Toshiyuki OZAWA, 1994, Japan, Seite 15, Fig. 2.3 (Basic structure of PLL). In diesem Buch ist auch eine mathematische Analyse einer Grundoperation eines PLL beschrieben.

Fig. 6 stellt eine Schaltungsstruktur einer in dem oben angegebenen Buch offenbarten herkömmlichen PLL-Schaltung dar. Die PLL-Schaltung der Fig. 6 weist einen Phasenkomparator (COMP) 60, ein Tiefpaßfilter (LPF) 61 und einen spannungsgesteuerten Oszillator (VCO) 62 auf. Der Phasenkomparator vergleicht ein externes Taktsignal CK1 und ein internes Taktsignal CK2 und gibt ein Fehlersignal oder ein Phasendifferenzsignal aus. Das Phasendifferenzsignal wird durch das Tiefpaßfilter 61 geglättet und zum spannungsgesteuerten Oszillator 62 geliefert. Ein Ausgangssignal des spannungsgesteuerten Oszillators 62 wird als das interne Taktsignal CK2 ausgegeben und wird auch zum Phasenkomparator 60 rückgekoppelt. Durch eine solche geschlossene Schleifenstruktur werden das externe Taktsignal CK1 und das interne Taktsignal CK2 eingestellt.

Eines der wichtigsten Probleme, die dann entstehen, wenn die herkömmliche PLL-Schaltung bei einer integrierten Halbleiterschaltungsvorrichtung verwendet wird, besteht darin, daß die PLL-Schaltung aufgrund des Mangels an Toleranz oder Immunität der PLL-Schaltung in bezug auf Rauschen manchmal nicht normal arbeitet. Der Hauptgrund zum Veranlassen eines solchen Problems besteht darin, daß ein Integrationsgrad der integrierten Halbleiterschaltungsvorrichtung in letzter Zeit sehr groß geworden ist. Eine integrierte Halbleiterschaltungsvorrichtung, bei der eine Länge

einer Seite eines Halbleiterchips beispielsweise 10 mm ist, enthält ungefähr einhunderttausend Flip-Flops. Wenn diese vielen Flip-Flops im wesentlichen gleichzeitig arbeiten, wird ein beachtlich großes Rauschen erzeugt, und ein solches Rauschen kann einen fehlerhaften Betrieb der PLL-Schaltung verursachen.

Ebenso verschlechtert auch die höher werdende Betriebsgeschwindigkeit einer integrierten Halbleiterschaltungsvorrichtung in letzter Zeit die Toleranz gegenüber Rauschen oder eine Rauschimmunität einer integrierten Halbleiterschaltungsvorrichtung. Beispielsweise hat ein Taktsignal von 500 MHz eine Periode von 2 ns (Nanosekunden). Eine Anstiegszeit ( $t_r$ ) und eine Abfallzeit ( $t_f$ ) eines solchen Taktsignals sind wenigstens  $VDD/1$  ns, und eine Anstiegsflanke und eine Abfallflanke von ihm werden sehr steil, so daß ein Strom, der durch eine Leistungsversorgungsleitung fließt, auch stark schwankt. Daher wird aufgrund einer Induktanzkomponente einer Leistungsversorgungsleitung in einem Paket der integrierten Halbleiterschaltungsvorrichtung bei einer elektronischen Einrichtung, die die integrierte Halbleiterschaltungsvorrichtung verwendet, und ähnlichem, eine beachtliche Menge an Rauschen erzeugt, und ein solches Rauschen kann einen fehlerhaften Betrieb der PLL-Schaltung verursachen.

Weiterhin hat die in einer integrierten Halbleiterschaltungsvorrichtung verwendete herkömmliche PLL-Schaltung einen derartigen strukturellen Nachteil, daß ihre Rauschimmunität mit der höher werden Betriebsgeschwindigkeit abnimmt. Zum Erklären des Grunds dafür ist es nötig, zuerst eine Umgebung zu betrachten, in welcher die PLL-Schaltung verwendet wird. Wenn ein Arbeitsbereich von Transistoren über einen gesamten Bereich einer Leistungsversorgungsspannung, einer Temperatur und ähnlichem betrachtet wird, streut beispielsweise unter Berücksichtigung eines Bereichs einer Herstellungsprozeßschwankung jeder Arbeitsparameter in einer gewöhnlichen integrierten Halbleiterschaltungsvorrichtung von der Hälfte bis zum Doppelten des Mittenwertes. Anders ausgedrückt streut der Arbeitsparameter dann, wenn sie im Mittenzustand ist, d. h. in dem Zustand, in welchem VDD den Mittenwert hat, die Temperatur den Mittenwert hat, jeder Prozeßparameter den Mittenwert hat, und ähnliches, und ein Arbeitsparameter beispielsweise 10 ns ist, in Abhängigkeit von dem Zustand, in welchem die integrierte Halbleiterschaltung verwendet wird und/oder Prozeßzuständen, bei welchen die integrierte Halbleiterschaltungsvorrichtung hergestellt worden ist, von 5 ns bis 20 ns.

Fig. 7 ist ein Schaltungsdiagramm, das eine Schaltungsstruktur eines herkömmlichen spannungsgesteuerten Oszillators (VCO) zeigt, die bei einer herkömmlichen PLL-Schaltung verwendet wird, wie beispielsweise derjenigen, die in Fig. 7 gezeigt ist. Wie es in Fig. 7 gezeigt ist, weist der herkömmliche VCO drei Gruppen von spannungsgesteuerten Invertern auf, d. h. einen ersten bis zu einen dritten spannungsgesteuerten Inverter 63a, 63b und 63c, die in Kaskadenform oder in Tandemform verbunden sind. Diese spannungsgesteuerten Inverter können auch Inverter für eine Frequenzsteuerung genannt werden. Ein Ausgangsanschluß des dritten spannungsgesteuerten Inverters 63c ist mit einem Eingangsanschluß des ersten gesteuerten Inverters 63a gekoppelt, um einen Ringoszillator zu bilden. Jeder der spannungsgesteuerten Inverter 63a, 63b und 63c weist einen P-Kanal-MOS-Transistor 60, einen N-Kanal-MOS-Transistor 61 und einen N-Kanal-MOS-Transistor 62 auf, die zwischen einer Leistungsversorgungsspannung VDD und der GND in Reihe gekoppelt sind. Der P-Kanal-MOS-Transistor 60 und der N-Kanal-MOS-Transistor 61 bilden einen CMOS-Inverter. Der N-Kanal-MOS-Transistor 62 wird zum

Steuern einer Oszillationsfrequenz des VCO verwendet.

Ein Phasendifferenzsignal S10 wird zur Gate-Elektrode des N-Kanal-MOS-Transistors 62 jedes der spannungsgesteuerten Inverter 63a, 63b und 63c zugeführt. Das Phasendifferenzsignal S10 wird durch Glätten eines Phasendifferenzsignals zwischen einem externen Taktsignal CK1 und einem internen Taktsignal CK2 einer PLL-Schaltung erhalten. Wenn ein Signalpotentialpegel des Phasendifferenzsignals S10 relativ hoch ist, wird jeder der N-Kanal-MOS-Transistoren 62 für eine Frequenzsteuerung mehr leitend, d. h. ein interner Widerstand jedes Transistors 62 wird relativ klein. Daher wird eine Oszillationsfrequenz des Ringoszillators, d. h. des VCO, relativ hoch. Andererseits wird dann, wenn der Signalpotentialpegel des Phasendifferenzsignals S10 relativ niedrig ist, jeder der N-Kanal-MOS-Transistoren 62 für eine Frequenzsteuerung mehr nicht leitend, d. h. der interne Widerstand jedes Transistors 62 wird relativ groß. Daher wird eine Oszillationsfrequenz des Ringoszillators relativ niedrig. Auf diese Weise kann die Oszillationsfrequenz des VCO durch Steuern des Signalpotentialpegels des Phasendifferenzsignals S10 geändert werden, und durch Ändern der Oszillationsfrequenz des VCO kann die Phasendifferenz zwischen dem externen Taktsignal CK1 und dem internen Taktsignal CK2 reduziert werden, so daß die Phase und die Frequenz der Taktsignale CK1 und CK2 schließlich miteinander übereinstimmen.

Jedoch ist es deshalb, weil bei der in Fig. 6 gezeigten herkömmlichen PLL-Schaltung nur ein VCO verwendet wird, nötig, eine Verstärkung jedes der N-Kanal-MOS-Transistoren 62 für eine Frequenzsteuerung groß zu machen. Daher schwankt die Oszillationsfrequenz des VCO dann, wenn ein Rauschen in das Phasendifferenzsignal S10 eingeführt wird, stark.

Beispielsweise ist es dann, wenn eine PLL-Schaltung von 50 MHz herzustellen ist, erforderlich, daß ein in der PLL-Schaltung verwendeter VCO bei irgendeinem gegebenen Zustand bei 50 MHz oszillieren kann, bei welchem die PLL-Schaltung verwendet wird. Daher sollte der VCO, der eine Komponente bzw. ein Bauteil der PLL-Schaltung ist und der der empfindlichste Teil gegenüber Rauschen ist, im Mittelzustand in einem Bereich zwischen 25 MHz und 100 MHz oszillieren.

Wenn die Oszillationsfrequenz eines solchen VCO durch eine Steuerspannung zwischen 0 bis 3 V (Volt) gesteuert wird, wird die Empfindlichkeit des VCO wie folgt:  
 $(100 - 25)/3 = 25 \text{ MHz/V}$ .

Andererseits sollte gemäß der Erhöhung der Betriebsgeschwindigkeit einer integrierten Halbleiterschaltungsvorrichtung dann, wenn eine PLL-Schaltung von 500 MHz herzustellen ist, ein VCO in einer solchen PLL-Schaltung von 250 MHz bis 1000 MHz oszillieren können. Wenn die Oszillationsfrequenz eines solchen VCO durch eine Steuerspannung zwischen 0 bis 3 V (Volt) gesteuert wird, wird die Empfindlichkeit des VCO wie folgt:

$$(1000 - 250)/3 = 250 \text{ MHz/V}.$$

Daher wird der VCO sehr empfindlich gegenüber Rauschen. Wenn über eine kapazitive Kopplung und ähnliches Rauschen an einen Schaltungsteil des VCO angelegt wird, gibt es eine Möglichkeit, daß die PLL fehlerhaft arbeiten kann.

Anders ausgedrückt wird es gemäß der Erhöhung der Betriebsgeschwindigkeit einer integrierten Halbleiterschaltungsvorrichtung nötig, die Empfindlichkeit einer VCO-Schaltung in einer PLL-Schaltung zu erhöhen, und als Ergebnis wird eine Rauschimmunität der PLL-Schaltung ver-

schlechtert. Dies ist der strukturelle Nachteil der herkömmlichen PLL-Schaltung.

Zum Verbessern einer Rauschimmunität und zum Vergrößern eines Betriebsfrequenzbereichs einer PLL-Schaltung ist eine PLL-Schaltung mit einer Vielzahl von VCP-Schaltungseinheiten entsprechend einer Vielzahl von Oszillationsfrequenzbändern beispielsweise in der offengelegten japanischen Patentveröffentlichung Nr. 9-284130 offenbart. Fig. 8 ist ein Blockdiagramm, das eine Struktur einer solchen herkömmlichen PLL-Schaltung zeigt.

Die in Fig. 8 gezeigte herkömmliche PLL-Schaltung weist einen Frequenz- und Phasenkomparator (PFD) 50, eine Ladungspumpe (CHP) 51, ein Tiefpaßfilter (LPF) 52, einen spannungsgesteuerten Oszillator (VCO) 53, einen Frequenzzähler (FQC) 54 und einen Selektor 55 auf. Der Frequenz- und Phasenkomparator (PFD) 50 vergleicht ein externes Taktsignal CK1 und ein internes Taktsignal CK2 und erfaßt eine Phasendifferenz und eine Frequenzdifferenz zwischen diesen Taktsignalen CK1 und CK2. Die Ladungspumpe (CHP) 51 lädt oder entlädt eine Schaltung des LPF 52 in Abhängigkeit vom Ergebnis eines Vergleichs des PFD 50. Das LPF 52 glättet das Phasen- und Frequenz-Fehlersignal und gibt ein zum VCO 53 zugeführtes Fehlersignal aus. Der VCO 53 weist eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten 53a auf, die einen Oszillationsbetrieb gemäß dem Fehlersignal vom LPF 52 durchführen und die einer Vielzahl von Oszillationsfrequenzbändern entsprechen. Der FQC 54 zählt eine Frequenz des externen Taktsignals CK1 und führt ein Auswahlsignal zum Selektor 55 zu. Der Selektor 55 wählt eine der spannungsgesteuerten Oszillatorschaltungseinheiten 53a im VCO 53 gemäß dem Auswahlsignal vom Selektor 55 aus. Im VCO 53 haben die spannungsgesteuerten Oszillatorschaltungseinheiten 53a entsprechend benachbarten Frequenzbändern Frequenzbandteile, die einander wechselseitig überlagert sind.

In der in Fig. 8 gezeigten PLL-Schaltung überwacht der Frequenzzähler 54 die Frequenz des externen Taktsignals CK1 und liefert ein Signal, das die Frequenz des externen Taktsignals CK1 anzeigt, zum Selektor 55. Gemäß dem Signal vom Frequenzzähler 54 wählt der Selektor 55 eine geeignete spannungsgesteuerte Oszillatorschaltungseinheit 53a aus, und die ausgewählte spannungsgesteuerte Oszillatorschaltungseinheit 53a wird zwischen den Ausgang des LPF 52 und den PFD 50 gekoppelt. Dadurch kann die PLL-Schaltung der Fig. 8 auf das externe Taktsignal CK1 regeln.

Jedoch ist es beispielsweise dann, wenn die Frequenz des externen Taktsignals CK1 über oder in Frequenzbändern einer Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten 53a schwankt, schwierig, der Schwankung der Frequenz schnell zu folgen, weil die ausgewählte spannungsgesteuerte Oszillatorschaltungseinheit 53a zwischen dem LPF 52 und dem PFD 50 fest gekoppelt ist.

Wenn es für die PLL-Schaltung erforderlich ist, der Schwankung der Frequenz zwangsweise zu folgen, ist es nötig, den Frequenzzähler 54 einmal rückzusetzen, und dann, wenn der Frequenzzähler 54 rückgesetzt ist, gelangen das externe Taktsignal CK1 und das interne Taktsignal CK2 zu diesem Zeitpunkt vollständig aus einer Synchronisierung. Daher ist es nötig, durch Verwenden einer anderen spannungsgesteuerten Oszillatorschaltungseinheit 53a einen Synchronisationsbetrieb der PLL-Schaltung, einschließlich einer Zähloperation des Frequenzzählers 54, erneut zu starten. Als Ergebnis wird solange, bis die PLL-Schaltung wieder eine Synchronisation erhalten kann, das interne Taktsignal CK2 ausgegeben, das von einer Synchronisation weit entfernt ist.

Allgemein ist ein von einer mobilen Einheit gesendetes Kommunikationssignal ein Signal, das durch Modulieren ei-

nes Taktsignals und eines Datensignals vorbereitet ist. In einem solchen Fall schwankt eine Frequenz eines durch Demodulieren des empfangenen Kommunikationssignals erhaltenen Taktsignals andauernd. Daher gibt es als ein Beispiel für ein System, das ein externes Taktsignal erzeugt, dessen Frequenz über oder in einer Vielzahl von Frequenzbändern einer Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten schwankt, beispielsweise einen Satelliten mit einer elliptischen Umlaufbahn. Da eine Fluggeschwindigkeit eines solchen Satelliten sich andauernd ändert, schwankt die Frequenz des von einem solchen Satelliten empfangenen Signals aufgrund des Dopplereffekts andauernd.

Die vorliegende Erfindung ist unter Berücksichtigung der oben angegebenen Nachteile der herkömmlichen PLL-Schaltung gemacht worden.

Es ist eine Aufgabe der vorliegenden Erfindung, eine PLL-Schaltung zu schaffen, die mit einem externen Taktsignal über einen weiten Frequenzbereich des externen Taktsignals kontinuierlich synchronisieren kann.

Es ist eine weitere Aufgabe der vorliegenden Erfindung, eine PLL-Schaltung zu schaffen, die mit einem externen Taktsignal kontinuierlich synchronisieren kann, selbst wenn eine Frequenz des externen Taktsignals über einen weiten Frequenzbereich schwankt.

Es ist eine weitere Aufgabe der vorliegenden Erfindung, eine PLL-Schaltung zu schaffen, die eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten entsprechend einer Vielzahl von Frequenzbändern hat und die mit einem externen Taktsignal kontinuierlich synchronisieren kann, selbst wenn eine Frequenz des externen Taktsignals über eine Vielzahl von Frequenzbändern schwankt.

Gemäß einem Aspekt der vorliegenden Erfindung ist eine phasenverriegelte Schleifenschaltung (PLL- bzw. Phasenregelkreis-Schaltung) geschaffen, die folgendes aufweist: einen Phasenkomparator zum Vergleichen von Phasen eines ersten Signals und eines zweiten Signals und zum Ausgeben eines Phasendifferenzsignals gemäß einer Differenz der Phasen des ersten Signals und des zweiten Signals; einen spannungsgesteuerten Oszillatorteil, der eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten entsprechend jeweils wenigstens teilweise unterschiedlichen Oszillationsfrequenzbändern aufweist und der das zweite Signal mit einer Frequenz, die basierend auf dem Phasendifferenzsignal gesteuert wird, ausgibt; und einen Selektor zum Auswählen einer der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten basierend auf dem Phasendifferenzsignal, um das zweite Signal auszugeben.

Es ist vorzuziehen, daß die PLL-Schaltung weiterhin ein Tiefpaßfilter zum Glätten des vom Komparator ausgegebenen Phasendifferenzsignals aufweist, um eine Steuerspannung zu erzeugen, die zum spannungsgesteuerten Oszillatorteil zugeführt wird.

Es ist auch vorzuziehen, daß benachbarte Bänder der Oszillationsfrequenzbänder der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten einander teilweise überlagern.

Es ist weiterhin vorzuziehen, daß jede der spannungsgesteuerten Oszillatorschaltungseinheiten ein Ringoszillator ist, der eine Inverterkette aufweist, die einen Inverter für eine Frequenzsteuerung und eine Vielzahl von in Tandemform gekoppelten Invertern hat.

Es ist vorteilhaft, daß Eingangsanschlüsse aller Inverter für eine Frequenzsteuerung mit einem Knoten gekoppelt sind, der das zweite Signal empfängt.

Es ist auch vorteilhaft, daß die Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten eine Inverterkette aufweist, die einen Inverter für eine Frequenzsteuerung und

eine Vielzahl von in Tandemform gekoppelten Invertern hat, und die Inverterkette bei einer Vielzahl von Knoten auf eine Weise von einem Eingang zu einem Ausgang der Inverterkette nach außen geführt ist, wobei die Vielzahl von Knoten mit dem Selektor verbunden ist.

Es ist weiterhin vorteilhaft, daß ein Eingangsanschluß des Inverters für eine Frequenzsteuerung mit einem Knoten gekoppelt ist, der das zweite Signal empfängt.

Es ist vorzuziehen, daß der Selektor eine Steuerung aufweist, die die Steuerspannung empfängt und die ein Auswahlsignal ausgibt, und einen Multiplexer, der die geeignetste spannungsgesteuerte Oszillatorschaltungseinheit basierend auf dem Auswahlsignal auswählt.

Es ist auch vorzuziehen, daß die Steuerung einen A/D-Wandler aufweist.

Es ist weiterhin vorzuziehen, daß das erste Signal ein erstes Taktsignal ist, das von außerhalb einer integrierten Halbleiterschaltungsvorrichtung zugeführt wird, und das zweite Signal ein internes Taktsignal ist, das in der integrierten Halbleiterschaltungsvorrichtung verwendet wird.

Es ist auch vorzuziehen, daß der Selektor die spannungsgesteuerten Oszillatorschaltungseinheiten kontinuierlich umschalten kann, die in einem Zustand sind, der Ausgangssignale ausgeben kann.

Gemäß einem weiteren Aspekt der vorliegenden Erfindung ist ein spannungsgesteuerter Oszillator (VCO) geschaffen, der folgendes aufweist: einen spannungsgesteuerten Oszillatorteil, der eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten entsprechend jeweils wechselseitig unterschiedlichen Oszillationsfrequenzbändern aufweist und der ein Oszillationssignal mit einer Frequenz ausgibt, die basierend auf einem Steuersignal gesteuert wird; und einen Selektor zum Auswählen einer der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten basierend auf dem Steuersignal, um das Oszillationssignal auszugeben.

In diesem Fall ist es vorzuziehen, daß benachbarte Bänder der Oszillationsfrequenzbänder der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten einander teilweise überlagern.

Es ist auch vorzuziehen, daß jede der spannungsgesteuerten Oszillatorschaltungseinheiten ein Ringoszillator ist, der eine Inverterkette aufweist, die einen Inverter für eine Frequenzsteuerung und eine Vielzahl von in Tandemform gekoppelten Invertern hat.

Es ist weiterhin vorzuziehen, daß die Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten eine Inverterkette aufweist, die einen Inverter für eine Frequenzsteuerung und eine Vielzahl von in Tandemform gekoppelten Invertern hat, und die Inverterkette bei einer Vielzahl von Knoten auf eine Weise von einem Eingang zu einem Ausgang der Inverterkette nach außen geführt ist, wobei die Vielzahl von Knoten mit dem Selektor verbunden ist.

Gemäß einem weiteren Aspekt der vorliegenden Erfindung ist eine integrierte Halbleiterschaltungsvorrichtung geschaffen, die eine phasenverriegelte Schleifenschaltung (eine PLL-Schaltung bzw. einen Phasenregelkreis) enthält, wobei die PLL-Schaltung folgendes aufweist: einen Phasenkomparator zum Vergleichen von Phasen eines ersten Signals und eines zweiten Signals und zum Ausgeben eines Phasendifferenzsignals gemäß einer Differenz von Phasen des ersten und des zweiten Signals; ein Tiefpaßfilter zum Glätten des vom Komparator ausgegebenen Phasendifferenzsignals, um eine Steuerspannung zu erzeugen; einen spannungsgesteuerten Oszillatorteil, der eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten entsprechend jeweils wechselseitig unterschiedlichen Oszillationsfrequenzbändern aufweist und der das zweite Signal mit

einer Frequenz aus gibt, die basierend auf der Steuerspannung gesteuert wird; und einen Selektor zum Auswählen einer der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten basierend auf der Steuerspannung, um das zweite Signal auszugeben.

Es ist vorzuziehen, daß benachbarte Bänder der Oszillationsfrequenzbänder der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten einander teilweise überlagern.

Bei der vorliegenden Erfindung ist eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten entsprechend einer Vielzahl von unterschiedlichen Frequenzbändern in einem spannungsgesteuerten Oszillatoreil vorgesehen, und eine spannungsgesteuerte Oszillatorschaltungseinheit des geeignetsten Oszillationsfrequenzbandes wird aus der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten durch eine Selektoreinrichtung ausgewählt. Ebenso wird die spannungsgesteuerte Oszillatorschaltungseinheit aus der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten ausgewählt, die in einem Zustand zum Zuführen von Ausgangssignalen sind. Daher kann die PLL-Schaltung selbst dann, wenn eine Frequenz des oben angegebenen ersten Signals über die Frequenzbänder einer Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten schwankt, ein geregeltes Ausgangssignal ausgeben, ohne eine Diskontinuität zu verursachen.

Diese und andere Merkmale und Vorteile der vorliegenden Erfindung werden aus der folgenden detaillierten Beschreibung in Zusammenhang mit den beigefügten Zeichnungen klar verstanden werden, wobei gleiche Bezugszeichen identische und entsprechende Teile in allen Figuren bezeichnen, und wobei:

**Fig. 1** ein Blockschaltungsdiagramm ist, das eine Struktur einer PLL-Schaltung gemäß der vorliegenden Erfindung zeigt;

**Fig. 2** ein Blockschaltungsdiagramm ist, das eine detaillierte Struktur eines in der PLL-Schaltung der **Fig. 1** verwendeten spannungsgesteuerten Oszillators zeigt;

**Fig. 3A** ein Schaltungsdiagramm ist, das eine Schaltungsstruktur eines Inverters für eine Frequenzsteuerung zeigt, der in dem in **Fig. 2** gezeigten spannungsgesteuerten Oszillator verwendet wird;

**Fig. 3B** ein Schaltungsdiagramm ist, das eine Schaltungsstruktur eines Inverters zeigt, der in dem in **Fig. 2** gezeigten spannungsgesteuerten Oszillator verwendet wird;

**Fig. 4** ein Blockschaltungsdiagramm ist, das eine Verbindung eines A/D-Wandlers zeigt, der in dem in **Fig. 2** gezeigten spannungsgesteuerten Oszillator verwendet wird;

**Fig. 5** ein Blockschaltungsdiagramm ist, das eine detaillierte Struktur eines weiteren spannungsgesteuerten Oszillators zeigt, der in der PLL-Schaltung der **Fig. 1** verwendet werden kann;

**Fig. 6** ein Blockschaltungsdiagramm ist, das eine Struktur einer herkömmlichen PLL-Schaltung zeigt;

**Fig. 7** ein Schaltungsdiagramm ist, das eine Struktur eines spannungsgesteuerten Oszillators zeigt, der in der ersten herkömmlichen PLL-Schaltung der **Fig. 6** verwendet wird; und

**Fig. 8** ein Blockschaltungsdiagramm ist, das eine Struktur einer weiteren herkömmlichen PLL-Schaltung zeigt.

Nun werden unter Bezugnahme auf die Zeichnungen Ausführungsbeispiele der vorliegenden Erfindung detailliert beschrieben. **Fig. 1** zeigt eine schematische Struktur einer PLL-Schaltung 10 als ein Ausführungsbeispiel der vorliegenden Erfindung. Die PLL-Schaltung 10 der **Fig. 1** wird beispielsweise in einer integrierten Halbleiterschaltungsvorrichtung verwendet und weist allgemein einen Phasenkomparator 1, ein Tiefpaßfilter 2 und einen spannungsgesteuer-

ten Oszillator 3 auf.

Der Phasenkomparator 1 nimmt als seine Eingaben ein externes Taktsignal CK1 und ein internes Taktsignal CK2 an. Das externe Taktsignal CK1 (hier auch erstes Signal genannt) wird von außerhalb der integrierten Halbleiterschaltungsvorrichtung zugeführt, und das interne Taktsignal CK2 (hier auch zweites Signal genannt) wird von innerhalb der integrierten Halbleiterschaltungsvorrichtung zugeführt. Der Phasenkomparator 1 vergleicht Phasen des externen Taktsignals CK1 und des internen Taktsignals CK2 miteinander und gibt ein Phasendifferenzsignal S1, das ein gepulstes Signal ist, das zum Tiefpaßfilter 2 zugeführt wird, entsprechend einer Phasendifferenz zwischen dem externen Taktsignal CK1 und dem internen Taktsignal CK2 aus.

Das Tiefpaßfilter 2 wandelt, d. h. glättet, das gepulste Phasendifferenzsignal S1, das vom Phasenkomparator 1 ausgegeben wird, in ein gleichstromartiges Phasendifferenzsignal S2, d. h. ein geglättetes Phasendifferenzsignal S2, das eine Steuerspannung für den spannungsgesteuerten Oszillator 3 ist. Das Tiefpaßfilter 2 ist beispielsweise ein Verzögerungszeitleitungsfilter, das aus einem oder mehreren Widerständen und einem oder mehreren Kondensatoren gebildet ist.

Der spannungsgesteuerte Oszillator 3 gibt ein Oszillationssignal aus, dessen Frequenz in Abhängigkeit von einem Potentialpegel des vom Tiefpaßfilter 2 zugeführten gleichstromartigen Phasendifferenzsignals S2 schwankt. Der spannungsgesteuerte Oszillator 3 weist eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten 4 auf, die einer Vielzahl von unterschiedlichen Oszillationsfrequenzbändern entsprechen. Der spannungsgesteuerte Oszillator 3 weist auch einen Selektor 5 auf, der eine der spannungsgesteuerten Oszillatorschaltungseinheiten 4 entsprechend dem geeignetsten Oszillationsfrequenzband auswählt. Der Selektor 5 kann zwischen den spannungsgesteuerten Oszillatorschaltungseinheiten 4 kontinuierlich umschalten, von welchen jede zum Ausgeben eines Ausgangssignals bereit ist.

Im Betrieb vergleicht der Phasenkomparator 1 Phasen des externen Taktsignals CK1 und des internen Taktsignals CK2 miteinander und gibt das auf der Phasendifferenz basierende gepulste Phasendifferenzsignal S1 aus. Das Tiefpaßfilter 2 erzeugt das gleichstromartige oder geglättete Phasendifferenzsignal S2 aus dem gepulsten Phasendifferenzsignal S1 und führt das gleichstromartige Phasendifferenzsignal S2 zum spannungsgesteuerten Oszillator 3 zu. Im spannungsgesteuerten Oszillator 3 wählt der Selektor 5 eine der spannungsgesteuerten Oszillatorschaltungseinheiten 4 basierend auf dem gleichstromartigen Phasendifferenzsignal S2 aus, wie es später detailliert angegeben ist. Wenn eine Phase des internen Taktsignals CK2 einer Phase des externen Taktsignals CK1 nacheilt, wird eine Oszillationsfrequenz des spannungsgesteuerten Oszillators 3 angehoben. Andererseits wird dann, wenn eine Phase des internen Taktsignals CK2 einer Phase des externen Taktsignals CK1 voreilt, eine Oszillationsfrequenz des spannungsgesteuerten Oszillators 3 abgesenkt. Dadurch wird ein Betrieb einer geschlossenen Schleife durchgeführt, wobei das interne Taktsignal CK2 dem externen Taktsignal CK1 nachfolgt.

Bei der vorliegenden Erfindung ist zum Verbessern einer Rauschimmunität der PLL-Schaltung eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten 4 im spannungsgesteuerten Oszillator 3 vorgesehen, der der empfindlichste Teil gegenüber Rauschen ist. Ebenso wird die Empfindlichkeit einer Frequenzschwankung jeder der spannungsgesteuerten Oszillatorschaltungseinheiten 4 in bezug auf eine Eingangsspannung, d. h. eine Steuerspannung, auf einen niedrigen Wert eingestellt, beispielsweise einen Wert,

der gleich oder kleiner als 1/10 von demjenigen eines herkömmlichen spannungsgesteuerten Oszillators ist, wie beispielsweise des in Fig. 6 und Fig. 7 gezeigten spannungsgesteuerten Oszillators. In einem solchen Fall kann eine Rauschimmunität der PLL-Schaltung gleich oder größer als das 10-fache von derjenigen der herkömmlichen PLL-Schaltung sein. Ebenso ist es in einem solchen Fall theoretisch ausreichend, daß die Anzahl der spannungsgesteuerten Oszillatorschaltungseinheiten 4 10 (zehn) ist. Jedoch ist es unter Berücksichtigung einer gewissen Frequenzüberlagerung vorzuziehen, daß die Anzahl der spannungsgesteuerten Oszillatorschaltungseinheiten 4 12 oder so ist.

Fig. 2 zeigt ein Beispiel einer detaillierten Struktur des spannungsgesteuerten Oszillators 3, der auch den Selektor 5 enthält und der in der PLL-Schaltung der Fig. 1 verwendet wird. Fig. 3A zeigt eine Schaltungsstruktur eines Inverters für eine Frequenzsteuerung oder eines spannungsgesteuerten Inverters. Fig. 3B zeigt eine Schaltungsstruktur eines normalen Inverters. Fig. 4 stellt eine Verbindung um einen A/D-Wandler im Selektor 5 dar.

Wie es in Fig. 2 gezeigt ist, weist der spannungsgesteuerte Oszillator 3 eine Vielzahl von in Reihe geschalteten oder in Tandemform verbundenen Inverterschaltungen, d. h. Inverterketten 4a, einen Multiplexer 9 und eine Steuerung 8 auf. Jede der Inverterketten 4a weist einen Inverter 6 für eine Frequenzsteuerung auf, und eine Vielzahl von Invertern 7, die zwischen einem Knoten N5 und einem Eingang des Multiplexers 9 in Reihe gekoppelt, d. h. in Tandemform verbunden, sind. Ein Ausgang des Multiplexers 9 ist zum Knoten N5 rückgekoppelt. Eine Anzahl von Inverterstufen in jeder der Inverterketten 4a ist eine ungerade Anzahl, und die Anzahlen der Inverterstufen der Inverterketten 4a unterscheiden sich wechselseitig, so daß unterschiedliche Oszillationsfrequenzbänder erhalten werden. Daher bildet jede der Inverterketten 4a einen Ringoszillator, wenn sie durch den Multiplexer 9 ausgewählt wird, d. h. wenn ein Ausgang und ein Eingang jeder der Inverterketten elektrisch gekoppelt ist, um eine geschlossene Schleifenschaltung zu bilden.

Die Steuerung 8 und der Multiplexer 9 bilden den Selektor 5 der Fig. 1. Die Steuerung 8 empfängt als ihre Eingabe das gleichstromartige Phasendifferenzsignal S2 und gibt zwei Arten von Signalen S3 und S4 aus. Die Signale S3 sind VCO-Auswahlsignale, die zum Multiplexer 9 zugeführt werden und zum Auswählen einer der spannungsgesteuerten Oszillatorschaltungseinheiten 4 verwendet werden. Das Signal S4 ist ein VCO-Steuersignal, das zu allen Invertern 6 für eine Frequenzsteuerung in den spannungsgesteuerten Oszillatorschaltungen 4 zugeführt wird und das zum Verändern einer Oszillationsfrequenz der ausgewählten spannungsgesteuerten Oszillatorschaltungseinheit 4 mit einer Empfindlichkeit von 1/10 des herkömmlichen VCO verwendet wird.

Wie es in Fig. 4 gezeigt ist, kann die Steuerung 8 durch einen 4-Bit-A/D-Wandler 10 gebildet sein, wenn die Anzahl der spannungsgesteuerten Oszillatorschaltungseinheiten 4 beispielsweise 12 ist. Der 4-Bit-A/D-Wandler 10 kann digitale Signale von 16 Arten von Werten ausgeben und kann eine von 16 spannungsgesteuerten Oszillatorschaltungseinheiten 4 auswählen. Daher ist der 4-Bit-A/D-Wandler 10 ausreichend zum Auswählen einer von 12 spannungsgesteuerten Oszillatorschaltungseinheiten 4. Der A/D-Wandler 10 empfängt das gleichstromartige Phasendifferenzsignal S2 als analoge Eingabe und gibt die VCO-Auswahlsignale S3 aus. Das gleichstromartige Phasendifferenzsignal S2 wird zum A/D-Wandler 10 eingegeben und verzweigt, um als das VCO-Steuersignal S4 verwendet zu werden.

Der Multiplexer 9 wählt eine der spannungsgesteuerten Oszillatorschaltungseinheiten 4 entsprechend dem geeignet-

sten Oszillationsfrequenzband basierend auf den von der Steuerung 8 zugeführten VCO-Auswahlsignalen S3 aus. Das bedeutet, daß der Multiplexer 9 eine Ausgabe des Inverters 7 der letzten Stufe einer der in Tandemform verbundenen Inverterketten 4a in der ausgewählten spannungsgesteuerten Oszillatoreinheit 4 zu einem Ausgang des Multiplexers 9 koppelt und das interne Taktsignal CK1 von der ausgewählten spannungsgesteuerten Oszillatorschaltungseinheit 4 ausgibt. Ebenso wird die Ausgabe des Multiplexers 9 über den Knoten N5 rückgekoppelt und als ein Eingangssignal zu jedem Inverter 6 für eine Frequenzsteuerung eingegeben.

Obwohl es in der Zeichnung nicht gezeigt ist, kann der Multiplexer 9 irgendein Typ von Multiplexer sein. Beispielsweise wird das VCO-Auswahlsignal S3 über eine 12-Draht-Schaltung zum Multiplexer 9 geliefert, und der Multiplexer 9 kann eine der spannungsgesteuerten Oszillatorschaltungseinheiten 4 darauf basierend auswählen, welcher der 12 Drähte aktiv ist. In einem solchen Fall ist es möglich, zu erwägen, daß der A/D-Wandler 10 einen Signaldecodierer, wie einen Adressendecodierer einer Halbleiterspeichervorrichtung, haben kann, der ein paralleles 4-Bit-Signal decodiert, das durch eine A/D-Wandlung in ein decodiertes 16-Draht-Signal erhalten wird, wobei eine von 16 Leitungen aktiv wird, und bei diesem Ausführungsbeispiel nur 12 Leitungen unter den 16 Leitungen verwendet werden. Der Multiplexer 9 hat 12 UND-Gatter, von welchen jedes ein Ausgangssignal von dem letzten Inverter 7 der Inverterketten 4a jeder der spannungsgesteuerten Schaltungseinheiten 4 und ein Signal von einer Leitung des decodierten 16-Draht-Signals empfängt. Ausgaben der UND-Gatter werden durch ein ODER-Gatter ODER-bearbeitet bzw. -verknüpft und als das interne Taktsignal CK2 ausgegeben.

Wie es in Fig. 3A gezeigt ist, weist der Inverter 6 für eine Frequenzsteuerung einen P-Kanal-MOS-Transistor 20, einen N-Kanal-MOS-Transistor 21 und einen N-Kanal-MOS-Transistor 22 auf, die zwischen einer Leistungsversorgungsspannung VDD und der Erdung GND in Reihe gekoppelt sind. Der P-Kanal-MOS-Transistor 20 und der N-Kanal-MOS-Transistor 21 bilden einen CMOS-Inverter. Die Source-Elektrode des P-Kanal-MOS-Transistors 20 ist mit der Leistungsversorgungsspannung VDD gekoppelt und seine Drain-Elektrode ist mit der Drain-Elektrode des N-Kanal-MOS-Transistors 21 gekoppelt. Die Gate-Elektroden des P-Kanal-MOS-Transistors 20 und des N-Kanal-Transistors 21 sind gemeinsam mit dem Knoten N5 verbunden. Der Knoten N5 empfängt das interne Taktsignal CK2, das vom Ausgang des Multiplexers 9 rückgekoppelt ist (Fig. 2). Ein Knoten N2, mit dem die Drain-Elektrode des P-Kanal-MOS-Transistors 20 und die Drain-Elektrode des N-Kanal-MOS-Transistors 21 gemeinsam verbunden sind, ist mit einem Knoten N1 verbunden, d. h. einem Eingang eines Inverters 7 der nächsten Stufe (Fig. 3B).

Die Source-Elektrode des N-Kanal-MOS-Transistors 21 ist mit der Drain-Elektrode des N-Kanal-MOS-Transistors 22 verbunden. Die Source-Elektrode des N-Kanal-MOS-Transistors 22 ist mit der Erde GND verbunden und seine Gate-Elektrode empfängt das VCO-Steuersignal S4. Der N-Kanal-MOS-Transistor 22 wird zum Steuern einer Oszillationsfrequenz einer spannungsgesteuerten Oszillatorschaltung 4 verwendet. Bei diesem Ausführungsbeispiel wird das gleichstromartige Phasendifferenzsignal S2 als das VCO-Steuersignal S4 verwendet.

Bei dem in Fig. 6A gezeigten Inverter 6 für eine Frequenzsteuerung wird dann, wenn der Potentialpegel des VCO-Steuersignals S4 relativ hoch ist, ein interner Widerstand des N-Kanal-MOS-Transistors 22 für eine Frequenzsteuerung relativ niedrig. Daher leitet der N-Kanal-MOS-Transistor 22 einen relativ großen Strom durch den P-Kanal-

MOS-Transistor 20 und den N-Kanal-MOS-Transistor 21, die einen CMOS-Inverter bilden, und eine Betriebsgeschwindigkeit des CMOS-Inverters wird hoch, so daß eine Oszillationsfrequenz der spannungsgesteuerten Oszillatorschaltung 4 hoch wird. Gegensätzlich dazu wird dann, wenn der Potentialpegel des VCO-Steuersignals S4 relativ niedrig ist, ein interner Widerstand des N-Kanal-MOS-Transistors 22 für eine Frequenzsteuerung relativ hoch. Daher leitet der N-Kanal-MOS-Transistor 22 einen relativ kleinen Strom durch den P-Kanal-MOS-Transistor 20 und den N-Kanal-MOS-Transistor 21, die den CMOS-Inverter bilden, und eine Betriebsgeschwindigkeit des CMOS-Inverters wird niedrig, so daß eine Oszillationsfrequenz der spannungsgesteuerten Oszillatorschaltung 4 niedrig wird. Somit wird durch Ändern des Potentialpegels des VCO-Steuersignals S4, d. h. des gleichstromartigen Phasendifferenzsignals S2, die Oszillationsfrequenz der spannungsgesteuerten Oszillatorschaltungseinheit gesteuert, und eine Phasendifferenz zwischen dem externen Taktsignal CK1 und dem internen Taktsignal CK2 wird reduziert, um schließlich die Phase dieser zwei Taktsignale CK1 und CK2 einzustellen.

Wie es in Fig. 3B gezeigt ist, weist der Inverter 7 einen P-Kanal-MOS-Transistor 30 und einen N-Kanal-MOS-Transistor 31 auf, die zwischen der Leistungsversorgungsspannung VDD und der Erdung GND in Reihe gekoppelt sind. Der P-Kanal-MOS-Transistor 30 und der N-Kanal-MOS-Transistor 31 bilden einen CMOS-Inverter. Die Source-Elektrode des P-Kanal-MOS-Transistors 30 ist mit der Leistungsversorgungsspannung VDD gekoppelt und seine Drain-Elektrode ist mit der Drain-Elektrode des N-Kanal-MOS-Transistors 31 gekoppelt. Die Gate-Elektroden des P-Kanal-MOS-Transistors 30 und des N-Kanal-MOS-Transistors 31 sind gemeinsam mit einem Knoten N3 verbunden. Der Knoten N3 ist ein Eingang des Inverters 7. Ein Knoten N4, mit dem die Drain-Elektrode des P-Kanal-MOS-Transistors 30 und die Drain-Elektrode des N-Kanal-MOS-Transistors 31 verbunden sind, ist ein Ausgang des Inverters 7. Die Source-Elektrode des N-Kanal-MOS-Transistors 31 ist mit der Erdung GND verbunden.

Der Knoten N4, mit dem die Drain-Elektrode des P-Kanal-MOS-Transistors 30 und die Drain-Elektrode des N-Kanal-MOS-Transistors 31 gemeinsam verbunden sind, ist mit dem Knoten N3 des nächsten Inverters 7 verbunden. Wenn der Inverter 7 der Inverter der letzten Stufe ist, ist der Knoten N4 mit einem Eingang des Multiplexers 9 verbunden.

Bei der vorliegenden Erfindung kann deshalb, weil eine Vielzahl der spannungsgesteuerten Oszillatorschaltungseinheiten 4 vorgesehen ist, ein variabler Frequenzbereich eines Ringoszillators, d. h. einer spannungsgesteuerten Oszillatorschaltungseinheit 4, klein sein. Daher ist ein Inverter 6 für eine Frequenzsteuerung für einen Ringoszillator ausreichend, so daß der Inverter 6 für eine Frequenzsteuerung nur in der ersten Stufe verwendet wird und die anderen Stufen darauffolgend durch die gewöhnlichen Inverter 7 gebildet sind. Durch Verwenden einer solchen Struktur wird es möglich, eine Rauschimmunität jedes Ringoszillators in bezug auf das VCO-Steuersignal S4 stark zu verbessern.

Nun wird unter Verwendung eines konkreten Beispiels ein Betrieb der PLL-Schaltung gemäß der vorliegenden Erfindung detailliert beschrieben. Hier ist angenommen, daß die PLL-Schaltung von 500 MHz zu realisieren ist.

Zuerst ist bei der vorliegenden Erfindung beabsichtigt, daß die Empfindlichkeit des spannungsgesteuerten Oszillators 3 erniedrigt wird. Es ist jedoch dann, wenn der spannungsgesteuerte Oszillator 3 aus nur einer spannungsgesteuerten Oszillatorschaltungseinheit gebildet ist und die Empfindlichkeit der spannungsgesteuerten Oszillatorschaltungseinheit erniedrigt wird, möglich, den oben angegebenen Fre-

quenzbereich von 250 MHz bis 1000 MHz abzudecken. Daher ist der spannungsgesteuerte Oszillator 3 aus einer Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten 4 gebildet, die jeweils eine relativ niedrige Empfindlichkeit haben. Beispielsweise sind zehn spannungsgesteuerte Oszillatorschaltungseinheiten vorgesehen, deren Oszillationsfrequenzbereiche im Mittenzustand werden, wie es in nachfolgender Tabelle 1 gezeigt ist, d. h. in dem Zustand, daß VDD der Mittenwert ist, die Betriebstemperatur der Mittenwert ist und Prozeßparameter Mittenwerte sind:

Tabelle 1

VCO-Schaltungsnummer	Frequenzbereich
Nr. 1	250 MHz– 325 MHz
Nr. 2	325 MHz– 400 MHz
Nr. 3	400 MHz– 475 MHz
Nr. 4	475 MHz– 550 MHz
Nr. 5	550 MHz– 625 MHz
Nr. 6	625 MHz– 700 MHz
Nr. 7	700 MHz– 775 MHz
Nr. 8	775 MHz– 850 MHz
Nr. 9	850 MHz– 925 MHz
Nr. 10	925 MHz–1000 MHz

In der Praxis gibt es in Abhängigkeit von einem Zustand, in welchem der spannungsgesteuerte Oszillator 3 verwendet wird, eine Möglichkeit, daß der spannungsgesteuerte Oszillator 3 bei einer Frequenz nahe der Grenze der Frequenzbänder von beispielsweise den spannungsgesteuerten Oszillatorschaltungseinheiten 4 von Nr. 3 und Nr. 4 arbeitet. Wenn die spannungsgesteuerte Oszillatoreinheit 4 umgeschaltet wird, wie beispielsweise von der spannungsgesteuerten Oszillatorschaltungseinheit Nr. 3 zur spannungsgesteuerten Oszillatorschaltungseinheit Nr. 4, ist die durch das Umschalten verursachte Phasenverschiebung höchstens gleich oder kleiner als 1 (eine) Wellenlänge. Jedoch dann, wenn die Frequenz des externen Taktsignals CK1 auf einen konstanten Wert festgelegt ist, ist es auch möglich, eine solche Phasenverschiebung gleich einer oder kleiner als eine Wellenlänge zu unterdrücken.

Zum Erreichen eines solchen vorteilhaften Effekts ist es möglich, Oszillationsfrequenzbänder jeweiliger spannungsgesteuerter Oszillatorschaltungseinheiten 4 so zu bestimmen, daß benachbarte Oszillationsfrequenzbänder der spannungsgesteuerten Oszillatorschaltungseinheiten 4 beim Mittenzustand einander überlagern. Beispielsweise sind 12 (zwölf) VCOs vorgesehen, deren Oszillationsfrequenzbereiche im Mittenzustand werden, wie es in nachfolgender Tabelle 2 gezeigt ist:

Tabelle 2

VCO-Schaltungsnummer	Frequenzbereich
Nr. 1	250,0 MHz– 325,0 MHz
Nr. 2	312,5 MHz– 387,5 MHz
Nr. 3	375,0 MHz– 450,0 MHz
Nr. 4	437,5 MHz– 512,5 MHz
Nr. 5	500,0 MHz– 575,0 MHz
Nr. 6	562,5 MHz– 637,5 MHz
Nr. 7	625,0 MHz– 700,0 MHz
Nr. 8	687,5 MHz– 762,5 MHz
Nr. 9	750,0 MHz– 825,0 MHz
Nr. 10	812,5 MHz– 887,5 MHz
Nr. 11	875,0 MHz– 950,0 MHz
Nr. 12	937,5 MHz–1012,5 MHz



Unter diesen spannungsgesteuerten Oszillatorschaltungseinheiten 4 wird die geeignetste ausgewählt, um eine Oszillation in der Nähe von 500 MHz in Abhängigkeit von einem Zustand, in welchem die PLL-Schaltung verwendet wird, wie beispielsweise VDD, der Temperatur und ähnlichem, und von dem Zustand, in welchem die PLL-Schaltung hergestellt wurde, durchzuführen. Ebenso ist die Empfindlichkeit jeder der spannungsgesteuerten Oszillatorschaltungseinheiten 4 gleich oder kleiner als 1/10 des herkömmlichen VCO, und daher kann eine Rauschimmunität der integrierten Halbleiterschaltungsvorrichtung, die die oben angegebene PLL-Schaltung enthält, sehr groß sein.

Dann wird bei der vorliegenden Erfindung dafür, daß die geeignetste spannungsgesteuerte Oszillatorschaltungseinheit 4 gemäß dem Zustand, in welchem die PLL-Schaltung verwendet wird, ausgewählt werden kann, das gleichstromartige Phasendifferenzsignal S2 zum A/D-Wandler 10 der Steuerung 8 eingegeben, um das VCO-Auswahlsignal S3 zu erzeugen. Das VCO-Auswahlsignal S3 wird vom A/D-Wandler 10 zum Multiplexer 9 zugeführt, und der Multiplexer 9 wählt eine spannungsgesteuerte Oszillatorschaltungseinheit 4 des geeignetsten Oszillationsfrequenzbandes aus.

Ebenso wird zusätzlich zum Zuführen des gleichstromartigen Phasendifferenzsignals S2 zum A/D-Wandler 10 das Phasendifferenzsignal S2 zu allen Invertern 6 für eine Frequenzsteuerung der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten 4 als VCO-Steuersignal V4 eingegeben.

Durch das VCO-Steuersignal V4 wird die Oszillationsfrequenz im oben angegebenen engen Bereich variiert und schließlich stimmen Phasen des externen Taktsignals CK1 und des internen Taktsignals CK2 miteinander überein. Das bedeutet, daß in einem ersten Schritt eine spannungsgesteuerte Oszillatorschaltungseinheit 4 unter einer Vielzahl von Oszillatorschaltungseinheiten 4 zum groben Einstellen von Phasen der Taktsignale CK1 und CK2 ausgewählt wird. Nachdem die geeignetste spannungsgesteuerte Oszillatorschaltungseinheit 4 ausgewählt ist, werden die Phasen der Taktsignale CK1 und CK2 unter Verwendung des Inverters 6 für eine Frequenzsteuerung in einem zweiten Schritt fein eingestellt.

Bei dieser Operation bzw. diesem Betrieb kann deshalb, weil das gleichstromartige Phasendifferenzsignal S2 sowohl zum A/D-Wandler 10 als auch zu den Invertern 6 für eine Frequenzsteuerung eingegeben wird, erwägt werden, daß eine Interferenz einer Phaseneinstellung auftritt, weil der erste Schritt und der zweite Schritt, die oben angegeben sind, gleichzeitig weitergehen. Jedoch ist ein Frequenzvariationsbereich des Inverters 6 für eine Frequenzsteuerung sehr schmal und vernachlässigbar, wenn er mit einem Frequenzvariationsbereich im ersten Schritt der Phaseneinstellung verglichen wird. Daher wird bei der Phaseneinstellung des ersten Schritts eine der Vielzahl von spannungsgesteuerten Oszillatorschaltungen 4 ohne Interferenz durch Verwendung des A/D-Wandlers 10 ausgewählt. Durch einen solchen ersten Schritt wird eine spannungsgesteuerte Oszillatorschaltungseinheit 4, die für den Zustand am geeignetsten ist, in welchem die integrierte Halbleiterschaltungsvorrichtung verwendet wird, ausgewählt, und dann wird durch den Inverter 6 für eine Frequenzsteuerung die schließliche Phaseneinstellung im zweiten Schritt durchgeführt. Daher tritt keine Interferenz einer Phaseneinstellung auf.

Weiterhin ist ein Eingangsanschluß jeder der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten 4 mit einem Schaltungsknoten N5 verbunden, und das interne Taktsignal CK2 wird zum Knoten N5 geliefert. Das bedeutet, daß die Eingangsanschlüsse aller spannungsgesteuerten Oszillatorschaltungseinheiten 4 kurzgeschlossen werden

und das interne Taktsignal CK2 empfangen. Dadurch arbeiten auch die spannungsgesteuerten Oszillatorschaltungseinheiten 4, die andere als die ausgewählte spannungsgesteuerte Oszillatorschaltungseinheit 4 sind, synchron zu dem Signal an den kurzgeschlossenen Eingangsanschlüssen. Als Ergebnis tritt selbst dann, wenn die spannungsgesteuerten Oszillatorschaltungseinheiten 4 kontinuierlich ausgewählt werden, keine Diskontinuität im Ausgangssignal auf, d. h. im internen Taktsignal CK2, wenn die spannungsgesteuerten Oszillatorschaltungseinheiten 4 umgeschaltet werden.

In diesem Fall unterscheiden sich die Phasen der Signale, die den Multiplexer 9 von den Inverterketten erreichen, voneinander, obwohl die Eingangsanschlüsse der Inverterketten der spannungsgesteuerten Oszillatorschaltungseinheiten 4 alle kurzgeschlossen sind. Dies ist so, weil die Anzahl von Inverterstufen jeder der Inverterketten unterschiedlich voneinander ist und daher die Verzögerungszeit jeder der Inverterketten und eine Oszillationsfrequenz jeder der spannungsgesteuerten Oszillatorschaltungseinheiten 4 entsprechend den Inverterketten unterschiedlich voneinander sind. Jedoch übersteigt die Phasendifferenz zwischen benachbarten Inverterketten nicht höchstens eine Wellenlänge, und die oben angegebene Diskontinuität wird im wesentlichen als vernachlässigbar angesehen.

Weiterhin wird deshalb, weil das VCO-Steuersignal S4 zu allen Invertern 6 für eine Frequenzsteuerung eingegeben wird und eine Verzögerungszeit in allen Invertern 6 für eine Frequenzsteuerung gleichzeitig gesteuert wird, keine Zeitverzögerung im internen Taktsignal CK2 erzeugt, selbst wenn beispielsweise die spannungsgesteuerten Oszillatorschaltungseinheiten 4 kontinuierlich und sequentiell ausgewählt werden.

Bei der vorliegenden Erfindung ist eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten entsprechend einer Vielzahl von unterschiedlichen Frequenzbändern in einem spannungsgesteuerten Oszillatorteil vorgesehen, und eine spannungsgesteuerte Oszillatorschaltungseinheit des geeignetsten Oszillationsfrequenzbandes wird aus der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten durch eine Selektoreinrichtung ausgewählt. Ebenso wird die spannungsgesteuerte Oszillatorschaltungseinheit aus der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten ausgewählt, die in einem Zustand zum Zuführen von Ausgangssignalen sind. Daher kann die PLL-Schaltung selbst dann, wenn eine Frequenz des oben angegebenen ersten Signals über oder in den Frequenzbändern einer Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten variiert, ein abgestimmtes Ausgangssignal ausgeben, ohne eine Diskontinuität zu verursachen.

Ebenso kann gemäß der vorliegenden Erfindung eine Rauschimmunität einer in einer integrierten Halbleiterschaltungsvorrichtung verwendeten PLL-Schaltung stark verbessert werden, und eine PLL-Schaltung und eine VCO-Schaltung, die jeweils eine hohe Präzision haben, können realisiert werden.

Weiterhin kann deshalb, weil die PLL-Schaltung gemäß der vorliegenden Erfindung sogar bei einer hohen Betriebsfrequenz stabil arbeiten kann, eine Zuverlässigkeit der PLL-Schaltung, der VCO-Schaltung und der integrierten Halbleiterschaltungsvorrichtung stark verbessert werden.

Fig. 5 zeigt eine detaillierte Struktur eines weiteren spannungsgesteuerten Oszillators, der auch in der PLL-Schaltung der Fig. 1 verwendbar ist. Beim spannungsgesteuerten Oszillator der Fig. 5 wird nur eine Inverterkette 4b verwendet, die einen Inverter 6 für eine Frequenzsteuerung und eine Vielzahl von Invertern 7, die in Reihe geschaltet oder in Tandemform verbunden sind, aufweist. Die Inverterkette 4b



ist zwischen einem Schaltungsknoten N5 und einem Eingang des Multiplexers 9 gekoppelt. Die Inverterkette 4b ist auf dem Weg von einem Eingang zu einem Ausgang davon bei einer Vielzahl von Knoten nach außen geführt. Eine Anzahl von Abgriffen ist beispielsweise 11 (elf), und die Abgriffe sind mit jeweiligen Eingängen des Multiplexers 9 verbunden. Andere Teile des spannungsgesteuerten Oszillators der Fig. 5 sind dieselben wie diejenigen des spannungsgesteuerten Oszillators der Fig. 2. Ebenso ist ein Betrieb des spannungsgesteuerten Oszillators der Fig. 5 im wesentlichen derselbe wie derjenige des spannungsgesteuerten Oszillators der Fig. 2.

Beim spannungsgesteuerten Oszillator der Fig. 5 kann deshalb, weil die Anzahl von Invertern kleiner als diejenige des spannungsgesteuerten Oszillators der Fig. 2 ist, ein Leistungsverbrauch des spannungsgesteuerten Oszillators kleiner sein. Ebenso kann ein durch den spannungsgesteuerten Oszillator der Fig. 5 auf einer integrierten Halbleiterschaltungsvorrichtung besetzter Bereich verringert sein.

In der vorangehenden Beschreibung ist die Erfindung unter Bezugnahme auf spezifische Ausführungsbeispiele beschrieben worden. Jedoch kann ein Fachmann auf dem Gebiet annehmen, daß verschiedene Modifikationen und Änderungen durchgeführt werden können, ohne vom Schutzzumfang der vorliegenden Erfindung abzuweichen, wie sie in den nachfolgenden Ansprüchen aufgezeigt ist.

Beispielsweise sind die Anzahl und die Frequenzbänder der oben gezeigten spannungsgesteuerten Oszillatorschaltungseinheiten 4 nur Beispiele und können auf verschiedene Weisen modifiziert werden. Ebenso ist der Selektor 5 bei jedem der oben angegebenen Ausführungsbeispiele im VCO 3 angeordnet. Jedoch ist es auch möglich, den Selektor 5 außerhalb des VCO 3 anzuordnen. Weiterhin ist eine Verwendung der PLL-Schaltung und des VCO 3 gemäß der vorliegenden Erfindung nicht auf integrierte Halbleiterschaltungsvorrichtungen beschränkt, sondern sie können in verschiedenen anderen Vorrichtungen, Einrichtungen oder Geräten verwendet werden. Demgemäß sind die Beschreibung und die Figuren eher in einem illustrativen Sinn als in einem beschränkenden Sinn anzusehen, und alle solche Modifikationen sollen innerhalb des Schutzzumfangs der vorliegenden Erfindung enthalten sein.

Daher ist beabsichtigt, daß diese Erfindung alle Variationen und Modifikationen umfaßt, wie sie in den Schutzzumfang der beigefügten Ansprüche fallen.

#### Patentansprüche

1. Phasenregelkreis (PLL), der folgendes aufweist:  
einen Phasenkomparator zum Vergleichen von Phasen eines ersten Signals und eines zweiten Signals und zum Ausgeben eines Phasendifferenzsignals gemäß einer Differenz von Phasen des ersten Signals und des zweiten Signals;  
einen spannungsgesteuerten Oszillator, der eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten entsprechend jeweils wenigstens teilweise unterschiedlichen Oszillationsfrequenzbänder aufweist und der das zweite Signal mit einer Frequenz ausgibt, das basierend auf dem Phasendifferenzsignal gesteuert wird; und  
einen Selektor zum Auswählen einer der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten basierend auf dem Phasendifferenzsignal, um das zweite Signal auszugeben.
2. PLL-Schaltung nach Anspruch 1, die weiterhin ein Tiefpaßfilter zum Glätten des Phasendifferenzsignals aufweist, das vom Komparator ausgegeben wird, um

eine Steuerspannung zu erzeugen, die zum spannungsgesteuerten Oszillatorteil zugeführt wird.

3. PLL-Schaltung nach Anspruch 1, wobei benachbarte Bänder der Oszillationsfrequenzbänder der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten einander teilweise überlagern.

4. PLL-Schaltung nach Anspruch 1, wobei jede der spannungsgesteuerten Oszillatorschaltungseinheiten ein Ringoszillator ist, der eine Inverterkette aufweist, die einen Inverter für eine Frequenzsteuerung und eine Vielzahl von in Tandemform gekoppelten Invertern hat.

5. PLL-Schaltung nach Anspruch 4, wobei Eingangsanschlüsse aller Inverter für eine Frequenzsteuerung mit einem Knoten gekoppelt sind, der das zweite Signal empfängt.

6. PLL-Schaltung nach Anspruch 1, wobei die Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten eine Inverterkette aufweist, die einen Inverter für eine Frequenzsteuerung und eine Vielzahl von in Tandemform gekoppelten Invertern hat, und die Inverterkette auf dem Weg von einem Eingang zu einem Ausgang der Inverterkette bei einer Vielzahl von Knoten nach außen geführt ist, wobei die Vielzahl von Knoten mit dem Selektor verbunden ist.

7. PLL-Schaltung nach Anspruch 6, wobei ein Eingangsanschluß des Inverters für eine Frequenzsteuerung mit einem Knoten gekoppelt ist, der das zweite Signal empfängt.

8. PLL-Schaltung nach Anspruch 2, wobei der Selektor eine Steuerung aufweist, die die Steuerspannung empfängt und die ein Auswahlsignal ausgibt, und einen Multiplexer, der die geeignetste spannungsgesteuerte Oszillatorschaltungseinheit basierend auf dem Auswahlsignal auswählt.

9. PLL-Schaltung nach Anspruch 8, wobei die Steuerung einen A/D-Wandler aufweist.

10. PLL-Schaltung nach Anspruch 1, wobei das erste Signal ein externes Taktsignal ist, das von außerhalb einer integrierten Halbleiterschaltungsvorrichtung zugeführt wird, und das zweite Signal ein internes Taktsignal ist, das in der integrierten Halbleiterschaltungsvorrichtung verwendet wird.

11. PLL-Schaltung nach Anspruch 1, wobei der Selektor die spannungsgesteuerten Oszillatorschaltungseinheiten kontinuierlich umschalten kann, die in einem Zustand sind, der Ausgangssignale ausgeben kann.

12. Spannungsgesteuerter Oszillator (VCO), der folgendes aufweist:

einen spannungsgesteuerten Oszillator, der eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten entsprechend jeweils wechselseitig unterschiedlichen Oszillationsfrequenzbänder aufweist und der ein Oszillationssignal mit einer Frequenz ausgibt, das basierend auf einem Steuersignal gesteuert wird; und

einen Selektor zum Auswählen einer der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten basierend auf dem Steuersignal, um das Oszillationssignal auszugeben.

13. VCO nach Anspruch 12, wobei benachbarte Bänder der Oszillationsfrequenzbänder der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten einander teilweise überlagern.

14. VCO nach Anspruch 12, wobei jede der spannungsgesteuerten Oszillatorschaltungseinheiten ein Ringoszillator ist, der eine Inverterkette aufweist, die einen Inverter für eine Frequenzsteuerung und eine

Vielzahl von in Tandemform gekoppelten Invertiern hat.

15. VCO nach Anspruch 12, wobei die Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten eine Inverterkette aufweist, die einen Inverter für eine Frequenzsteuerung und eine Vielzahl von in Tandemform gekoppelten Invertiern hat, und die Inverterkette auf dem Weg von einem Eingang zu einem Ausgang der Inverterkette bei einer Vielzahl von Knoten nach außen geführt ist, wobei die Vielzahl von Knoten mit dem Selektor verbunden ist.

16. Integrierte Halbleiterschaltungsvorrichtung, die eine Phasenregelkreis-(PLL-) Schaltung enthält, wobei die PLL-Schaltung folgendes aufweist:  
einen Phasenkomparator zum Vergleichen von Phasen eines ersten Signals und eines zweiten Signals zum Ausgeben eines Phasendifferenzsignals gemäß einer Differenz von Phasen des ersten Signals und des zweiten Signals;  
ein Tiefpaßfilter zum Glätten des Phasendifferenzsignals, das vom Komparator ausgegeben wird, um eine Steuerspannung zu erzeugen;  
einen spannungsgesteuerten Oszillatorteil, der eine Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten entsprechend jeweils wechselseitig unterschiedlichen Oszillationsfrequenzbänder aufweist und der das zweite Signal mit einer Frequenz ausgibt, das basierend auf der Steuerspannung gesteuert wird;  
und  
einen Selektor zum Auswählen einer der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten basierend auf der Steuerspannung, um das zweite Signal auszugeben.

17. Integrierte Halbleiterschaltungsvorrichtung nach Anspruch 16, wobei benachbarte Bänder der Oszillationsfrequenzbänder der Vielzahl von spannungsgesteuerten Oszillatorschaltungseinheiten einander teilweise überlagern.

---

Hierzu 6 Seite(n) Zeichnungen

---

40

45

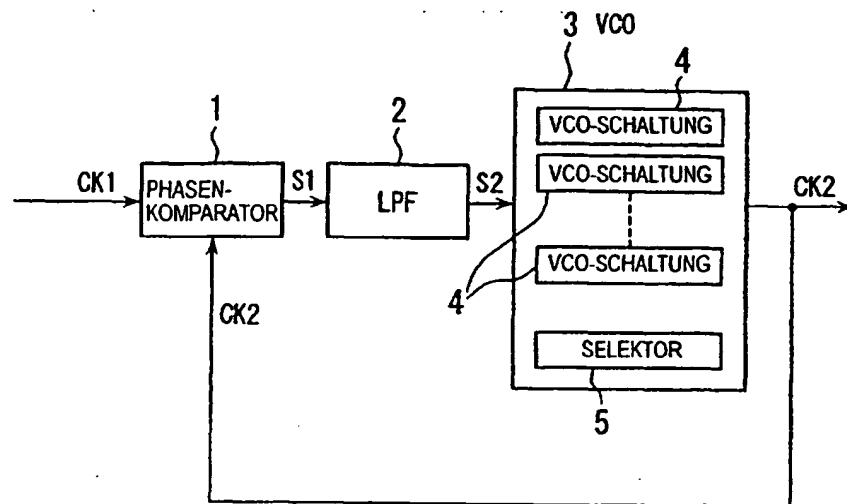
50

55

60

65

FIG. 1



**FIG. 2**

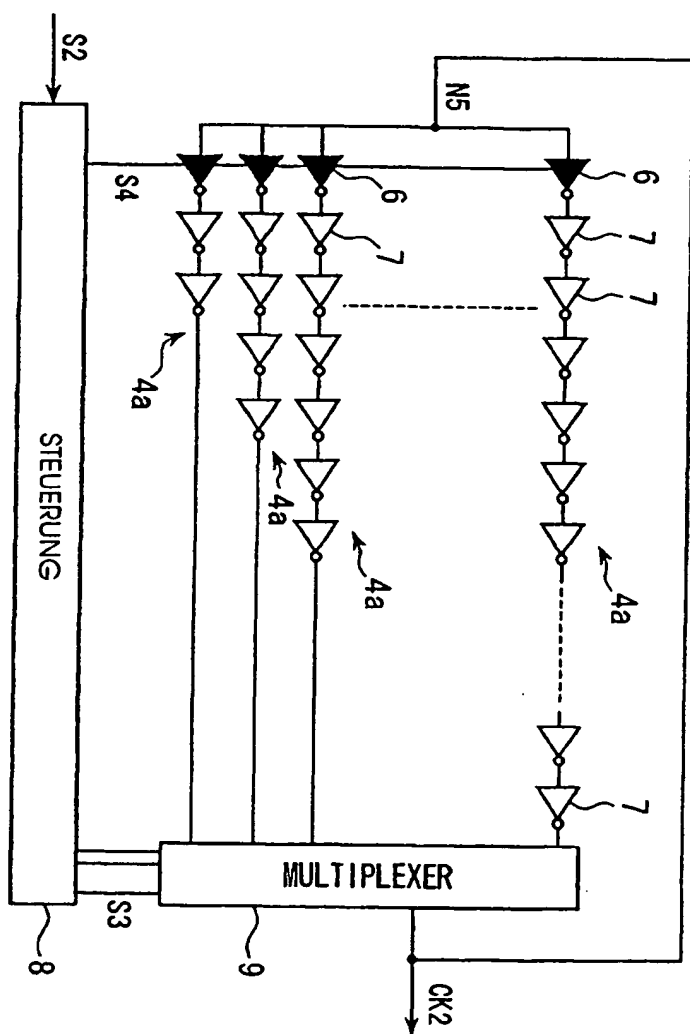


FIG. 3A

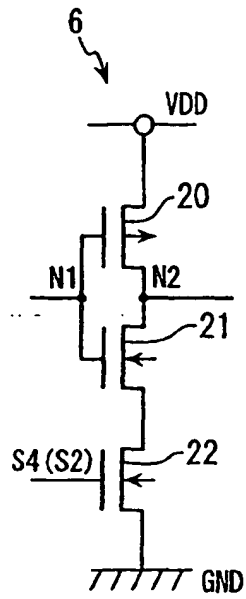


FIG. 3B

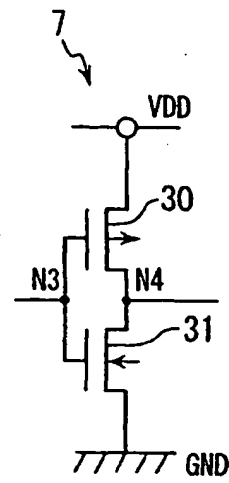


FIG. 4

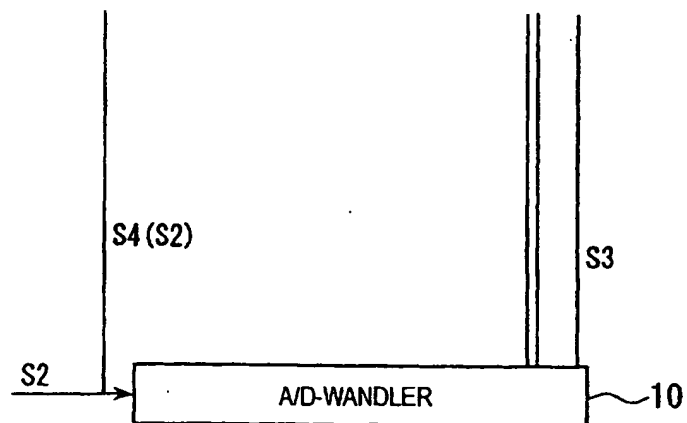


FIG. 5

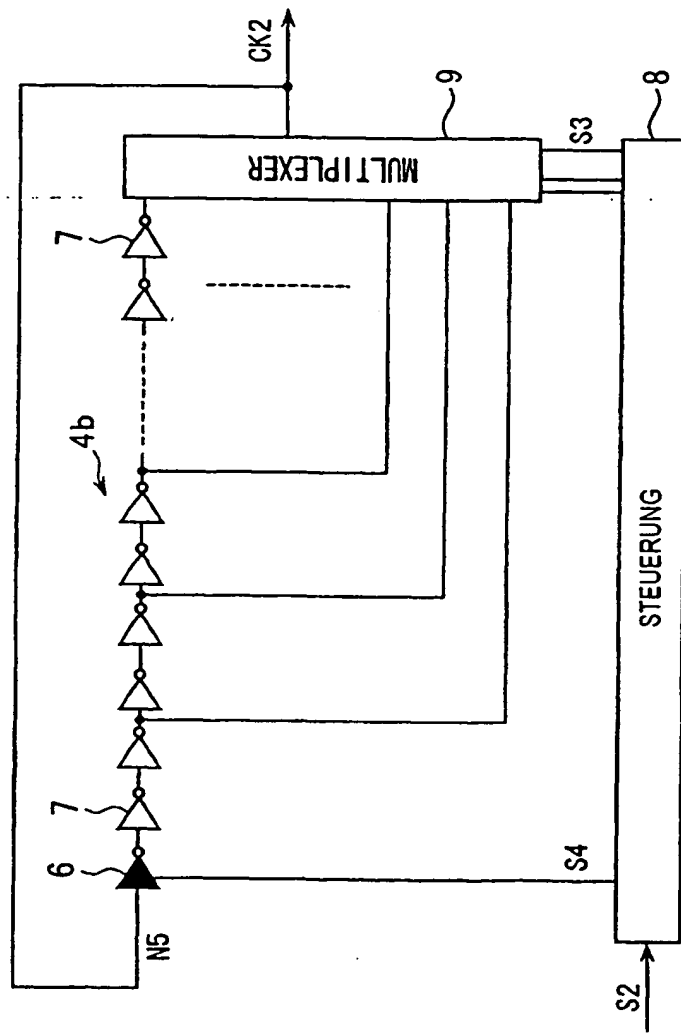
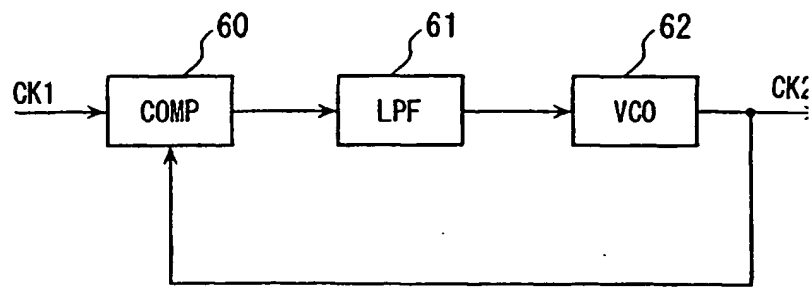
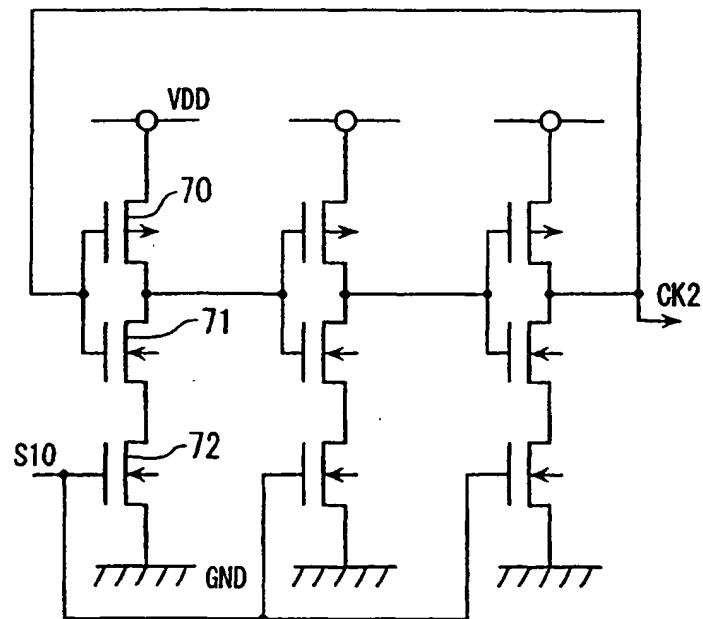


FIG. 6



STAND DER TECHNIK

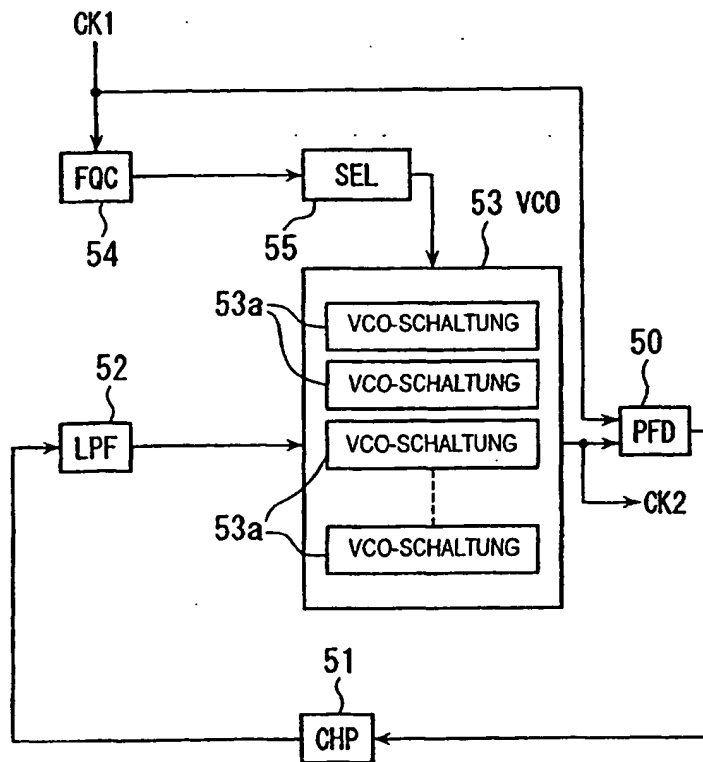
FIG. 7



STAND DER TECHNIK



FIG. 8



STAND DER TECHNIK